

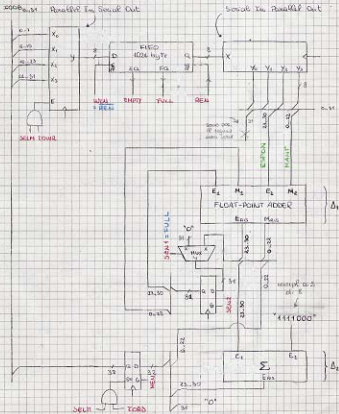
ESERCIZIO DEL 6/12/2006 RETI LOGICHE

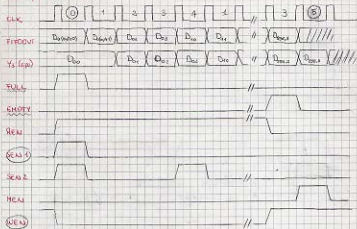
PROGETTO: 8-6-2005

funzioni chiave

- memoria FIFO* 4024 byte (4 byte per numero \Rightarrow 256 numeri)
- valore medio numeri positivi in allegato mod 32 bit
- registri (di 4 byte) di output
- * a) interfacciata per la scrittura del CPU
b) segnale di FIFO piena

SCD





da questo concludiamo che:

- $SEN1 = FULL$
- $WEN = SEN \rightarrow$ legata a full, non allo stato

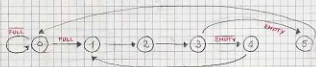
vedi modif. che in blu sullo schema della SCF

Il funzionamento è subordinato alla condizione

$$T_{clk} > \Delta_1 + \Delta_2$$

SCC

sono 6 stati



	#0	#1	#2	#3	#4	#5
SEN2	1	0	0	0	1	0
MEN	0	0	0	0	0	1

FULL, EMPTY, ou - segnali di ingresso e ingresso

Full	EMPTY	RE _{in}	RE
0	0	0	0
0	0	1	1
0	1	0	-
0	1	1	0
1	0	0	1
1	0	1	-
1	1	0	-
1	1	1	-

nota: vuoto sequenze → don't care

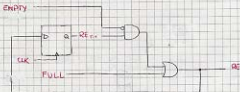
per un vuoto sequenze → don't care

vuoto vuoto + pieno → don't care

FE	00	01	11	10
RE _{in} = 0		-	-	1
RE _{in} = 1	1		-	-

$$RE_r = FULL + EMPTY \cdot RE_{in}$$

Quindi:



floating-point adder

Si usa il seguente algoritmo

$$X + Y$$

dove $X = X_n \cdot 2^{k_x}$, $Y = Y_n \cdot 2^{k_y}$ e $X \leq Y$

① verifica se X o Y sono 0 (assumiamo sia sempre vero, sono posit. v.)

$$② X + Y = \underbrace{(X_n \cdot 2^{k_x - k_y})}_{(X+Y)_n} \cdot \underbrace{2^{k_y}}_{(X+Y)_e}$$

Da cui:

