

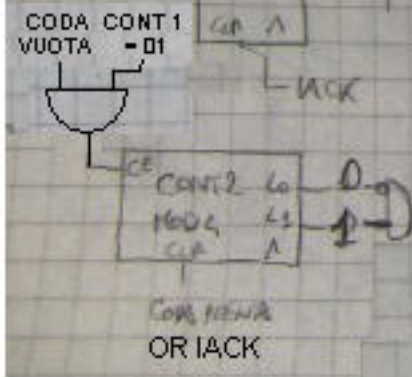
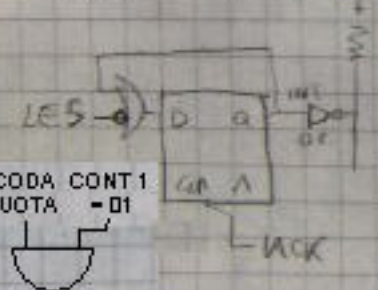
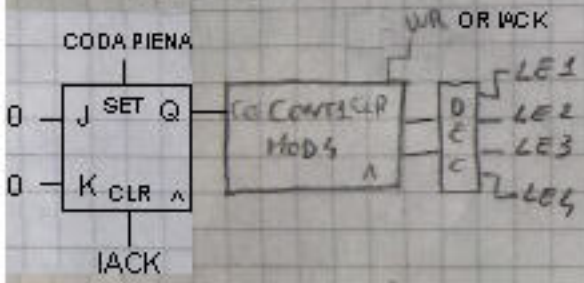
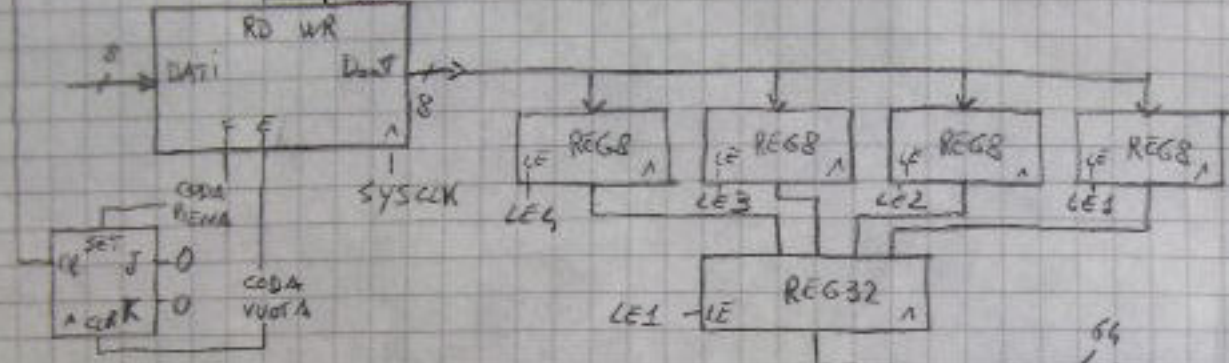
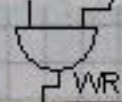
RETI LOGICHE

PROVA SCRITTA DELL'APPELLO DEL 8-6-2005

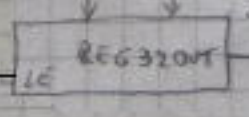
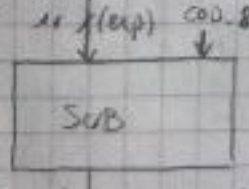
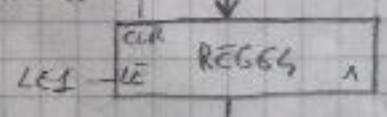
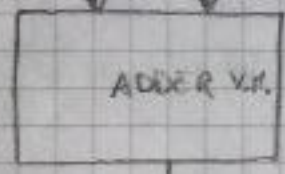
STUDENTE: _____ DOCENTE: _____

D1 (60%) - Si vuole progettare una periferica di un processore, dal quale riceve 256 valori numerici positivi rappresentati in virgola mobile a 32 bit in una memoria FIFO di capacità 1024 byte: quando la FIFO è piena la periferica deve estrarre i valori e calcolarne il valor medio. Il risultato (4 byte) deve essere memorizzato in un registro accessibile dal micro in lettura. Progettare l'unità di calcolo in virgola mobile, il relativo sistema di controllo e l'interfaccia con il processore.

I/O WR SEL



divisione per 255 = sottrarre 2 dall'esponente



formato in doppia precisione per evitare eventuale overflow

0000000000000000

dividendo per 256 non c'è più overflow e il formato può ritornare in precisione singola.



