

Note sui comparatori veloci

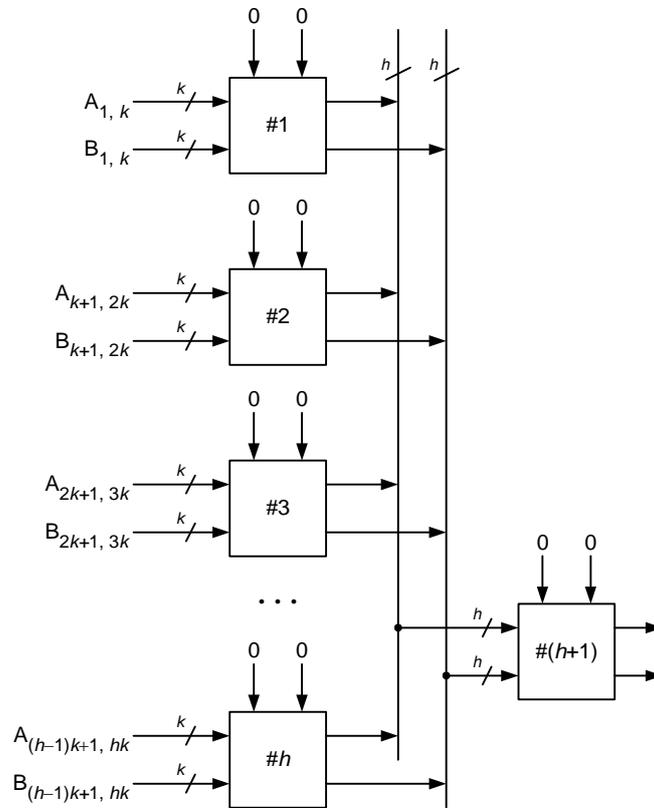


Fig. 1 – Struttura costituita da h comparatori da k bit, più un comparatore finale da h bit. Per tutti i comparatori, gli ingressi di controllo sono posti a 0.

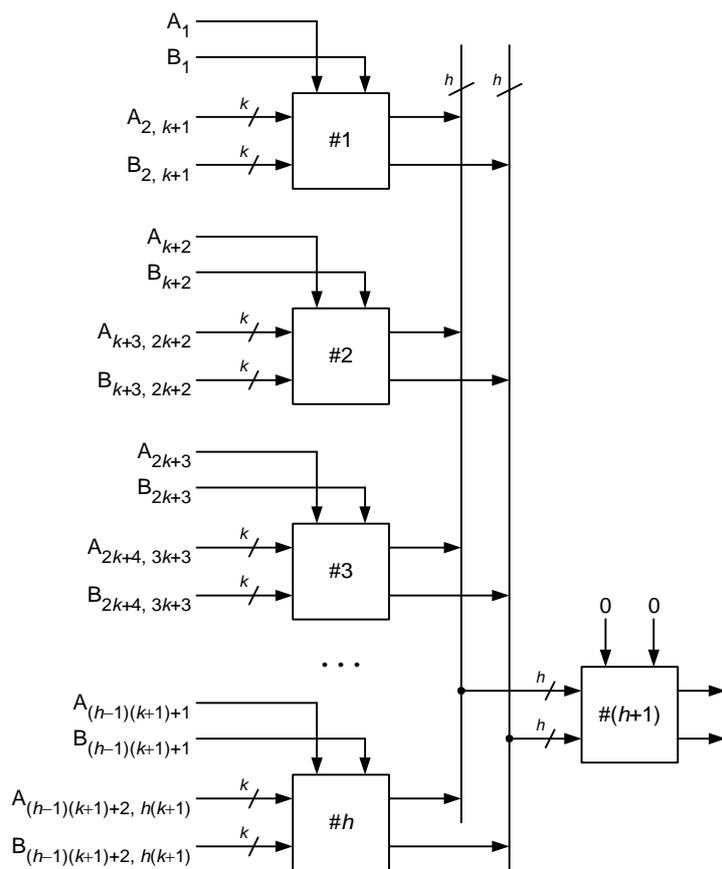


Fig. 2 – Struttura costituita da h comparatori da k bit, i cui ingressi di controllo accettano una coppia di bit degli operandi A e B . Il comparatore finale # $(h+1)$ da h bit ha ancora gli ingressi di controllo a 0.

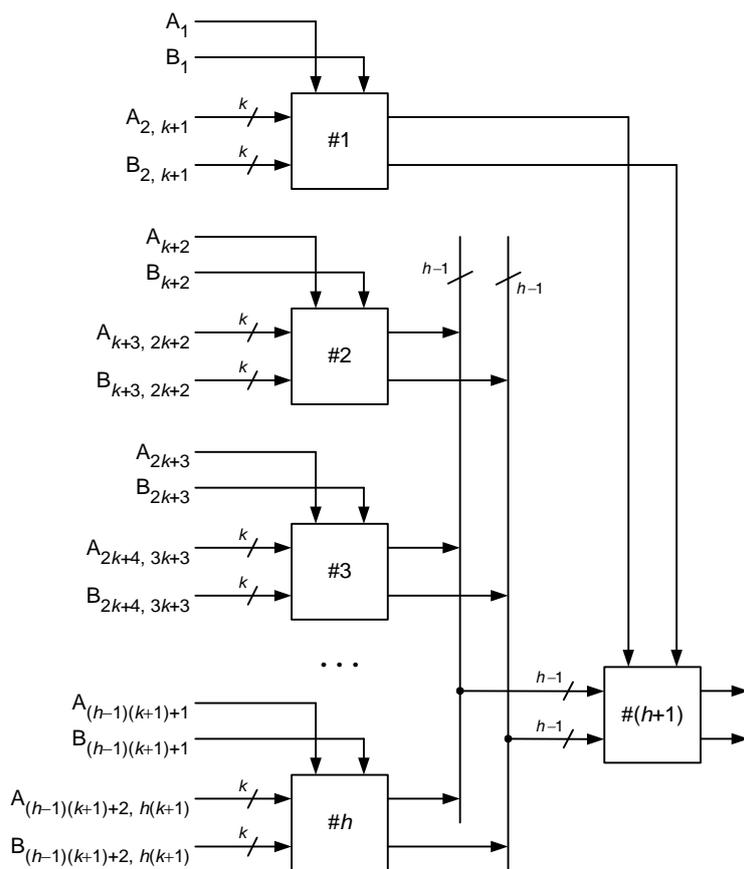


Fig. 3 – Struttura costituita da h comparatori da k bit, i cui ingressi di controllo accettano ciascuno una coppia di bit degli operandi A e B . Gli ingressi di controllo del comparatore finale # $(h+1)$ da $h-1$ bit accettano adesso le uscite generate dal comparatore #1.

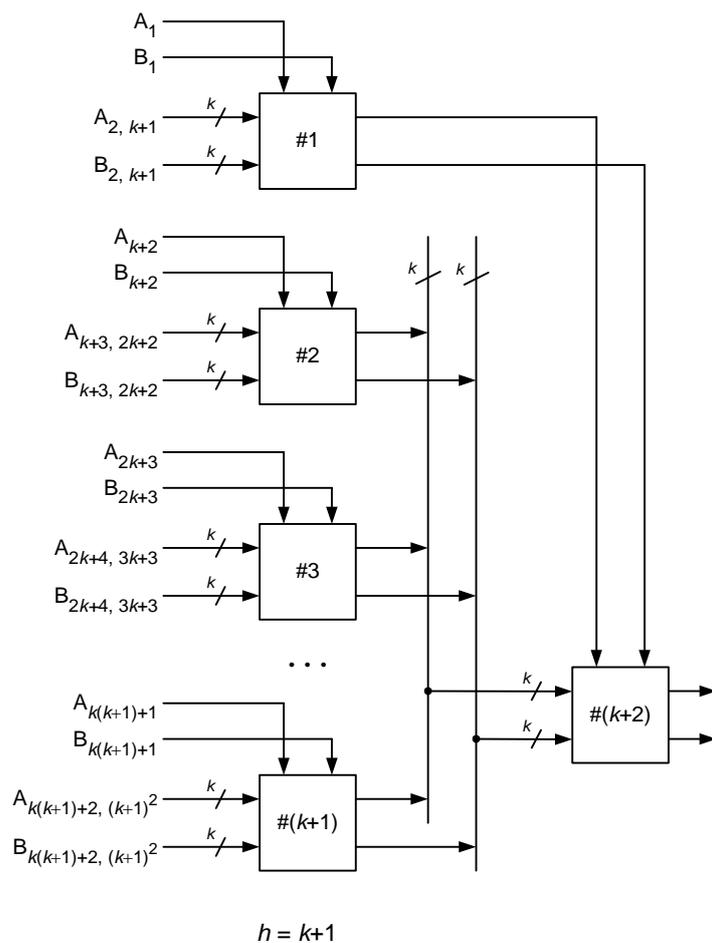


Fig. 4 – Quando la struttura di Fig. 3 viene realizzata con comparatori tutti identici, ossia da k bit ciascuno, sarà $h = k+1$, saranno utilizzati $k+2$ moduli, e gli operandi A e B saranno da $(k+1)^2$ bit ciascuno.