

Domanda D3 dell'appello del 6 novembre 2006 (V.O.)

Progettare una rete combinatoria dotata di due ingressi x_0 e x_1 , di una uscita y , e di tre ingressi di controllo s_0 , s_1 , s_2 che ne programmino il comportamento come porta logica multifunzione secondo la tavola in figura.

S_2	S_1	S_0	Y	S_2	S_1	S_0	Y
0	0	0	$X_0 + X_1$	1	0	0	$\bar{X}_0 \bar{X}_1$
0	0	1	$X_0 X_1$	1	0	1	$\bar{X}_0 + \bar{X}_1$
0	1	0	$X_0 \oplus X_1$	1	1	0	$X_0 \oplus \bar{X}_1$
0	1	1	$X_0 + \bar{X}_1$	1	1	1	$\bar{X}_0 X_1$

Tabella 1: tavola di verità della funzione

Nota: Abbiamo indicato con y_k la funzione specificata dalla k -esima riga della tavola di verità, $k = 0, \dots, 7$.

Come lei ci ha suggerito è facile notare che la tabella può essere semplificata osservando che la seconda colonna della funzione (caratterizzata dal bit $s_2=1$) è in effetti la negazione della prima ($s_2=0$). Infatti $y_k = \neg y_k$, $k=4, \dots, 7$.

I segnali di controllo servono per selezionare una delle otto funzioni specificate. Sarà quindi sufficiente mandare le y_k , $k=0, \dots, 3$, in ingresso ad un multiplexer $2^2/1$, controllato dai segnali s_0 e s_1 , mentre il livello d'uscita sarà realizzato con un altro multiplexer $2/1$ ai cui ingressi applichiamo l'uscita del multiplexer al livello a monte, diretta e invertita. Il bit di controllo più pesante, s_2 , è sfruttato come segnale di controllo di quest'ultimo mux.

Mostriamo il circuito così ottenuto nella seguente figura.

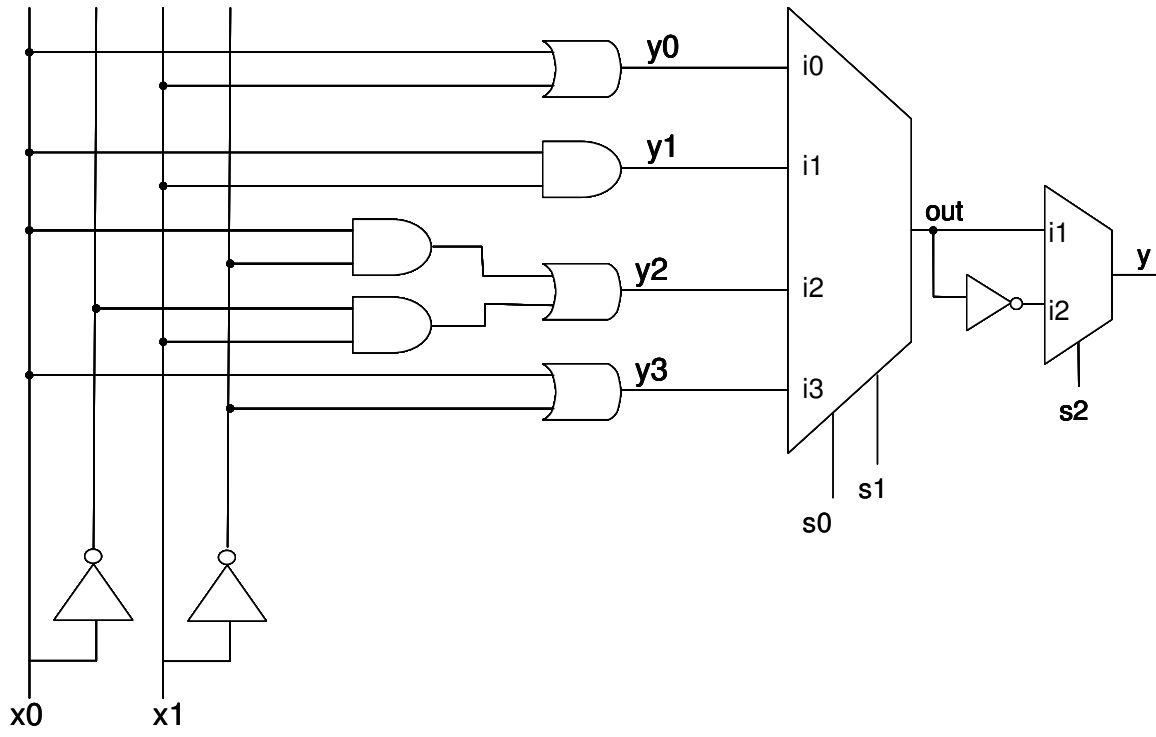


Immagine 1: Circuito