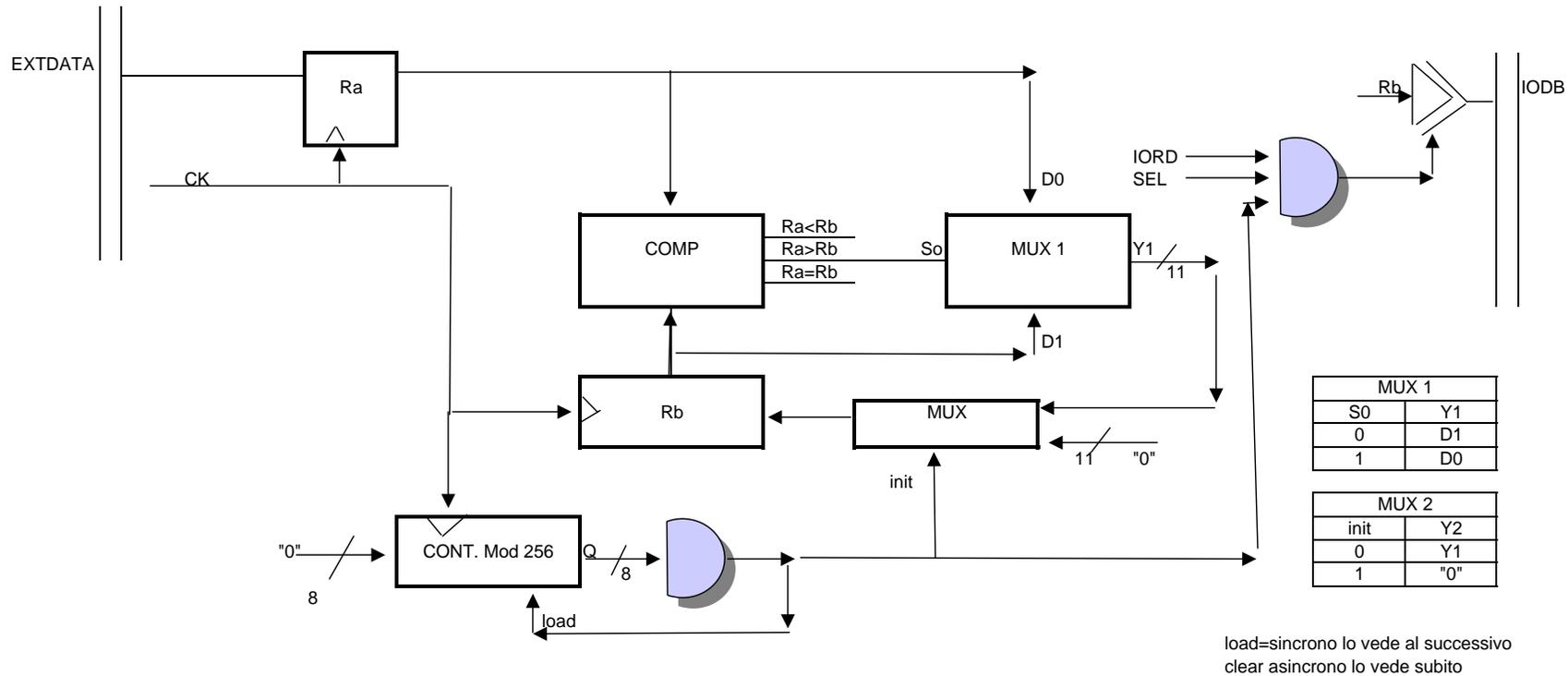


Compito Calcolatori Elettronici II 28.6.06

L'interfaccia IFMAX riceve in continuazione da un bus esterno(0..15)dati numerici paralleli a 16 bit in complemento a 2,sincronizzati a un clock esterno EXTCLK con frequenza 1 Mhz. Su comando della CPU PD32, IFMAX esamina un blocco di 256 dati consecutivi, calcola il massimo Vmax dei valori presenti nel blocco, e trasmette il risultato alla CPU.[...]



Entrano 16 bit nel registro Ra provenienti dal bus extdata. Questi 16 bit vengono mandati nel comparatore contemporaneamente ai 16 bit del registro Rb.

Dal comparatore escono le tre possibili situazioni: $Ra > Rb$, $Ra < Rb$ e $Ra = Rb$. Di queste tre io uso solo il bit $Ra > Rb$. Se questo vale uno vuol dire che Ra è maggiore di Rb.

Il mux manda in uscita il contenuto di Ra o di Rb in base al valore di So. Se So vale 0 manda in uscita il valore di Rb perché vorrà dire che (Ra) è più piccolo di (Rb).

Ci troviamo in Rb dunque sempre il max del confronto tra i due registri.

Ogni colpo di Ck il contatore si incrementa di 1 fino ad avere 8 bit ad uno in uscita, corrispondente a 256. A questo punto le uscite del contatore le mando in una and e la sua uscita che ovviamente è attiva alta la mando in una porta and di abilitazione alla richiesta di lettura da parte della CPU. Ovviamente in lettura ci mando il contenuto di Rb.

Resta da valutare il comportamento nei casi critici. Alla prima sequenza di 16 bit che entra, il confronto andrà fatto con il contenuto di Rb che però deve essere messo a zero per evitare errori.

Per mettere a zero il contenuto di Rb si usa un Mux pilotato da un segnale di init. Init è alto solo quando la porta and avente ingressi le otto uscite del contatore è arrivata a contare 256.

A tal punto si deve resettare il contenuto di Rb e allora mando il segnale d'uscita della and (1) in ingresso, come abilitazione, ad un mux. Se init vale 1 il mux forzerà nel Rb una sequenza di 11 bit tutti a 0.

L'altro problema è azzerare al momento giusto il contatore. Impongo le 8 entrate del contatore tutte a zero e con il segnale di load, pilotato sempre dalla uscita della and

(che rivela quando siamo arrivati a 256...0-255) si caricano tutti gli zeri in ingresso.